

D.54/80
 MOS-Lesespeicher,
 Mikroprozessor

D I G I T A L T E C H N I K

AMTMANN MANFRED KÜHN (Quelle: RFZ/EVV)

Anwendung hochintegrierter MOS-Lesespeicher in kombinatorischen TTL-Systemen

Durch die Entwicklung der LSI-Schaltkreisfamilie für die Mikrorechentechnik stehen moderne Bauelemente zur Verfügung, die über ihren ursprünglichen Verwendungszweck hinaus angewendet werden können.

Die Speicherbauelemente U 505 D (maskenprogrammierter ROM) und 1702 A (löscharer, elektrisch programmierbarer ROM) sind Lesespeicher mit einer Speicherkapazität von 2048 Bit. Der Speicherzugriff ist byteweise organisiert, also zu 256 Worten (Byte) mit jeweils 8 Zeichen (Bit) zusammengefaßt.

In Zusammenarbeit mit den Schaltkreisen der TTL-Familie werden sie mit den Betriebsspannungen $U_{CC} = +5\text{ V}$, $U_{DD} = -9\text{ V}$ und $U_{GG} = -9\text{ V}$ betrieben. Für die Signaleingänge gelten die Pegelwerte $U_{DD} \leq U_{IL} \leq +0,9\text{ V}$ und $+3,25\text{ V} \leq U_{IH} \leq U_{CC}$.

Die Datenausgänge sind für jeweils eine TTL-Standardlasteinheit pegelkompatibel. Es ist jedoch zu berücksichtigen, daß bei geringen Lastströmen der L-Pegel den Wert von U_{DD} anstrebt. Für die Ansteuerung durch einen TTL-Standardausgang ist das in Abb. 1 gezeigte Schaltungsprinzip anzuwenden. Während der L-Pegel durch den Schalttransistor T_2 erzeugt werden kann, reicht der TTL-H-Pegel zur Ansteuerung eines MOS-Schaltkreises nicht aus. Die notwendige Pegelerhöhung wird durch den gegen U_{CC} geschalteten Lastwiderstand R erzeugt. Die H-Ausgangsschaltung des TTL-Gatters ist für den H-Ausgangspegel somit wirkungslos, da für Pegelwerte $> 3,6\text{ V}$ die Ausgangsdiode des TTL-Gatters sperrt.

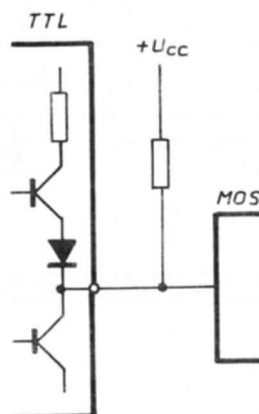


Abb. 1 Ansteuerung TTL-MOS

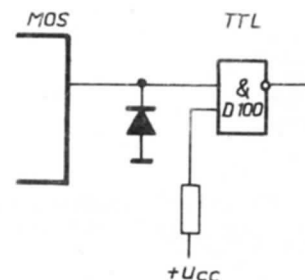
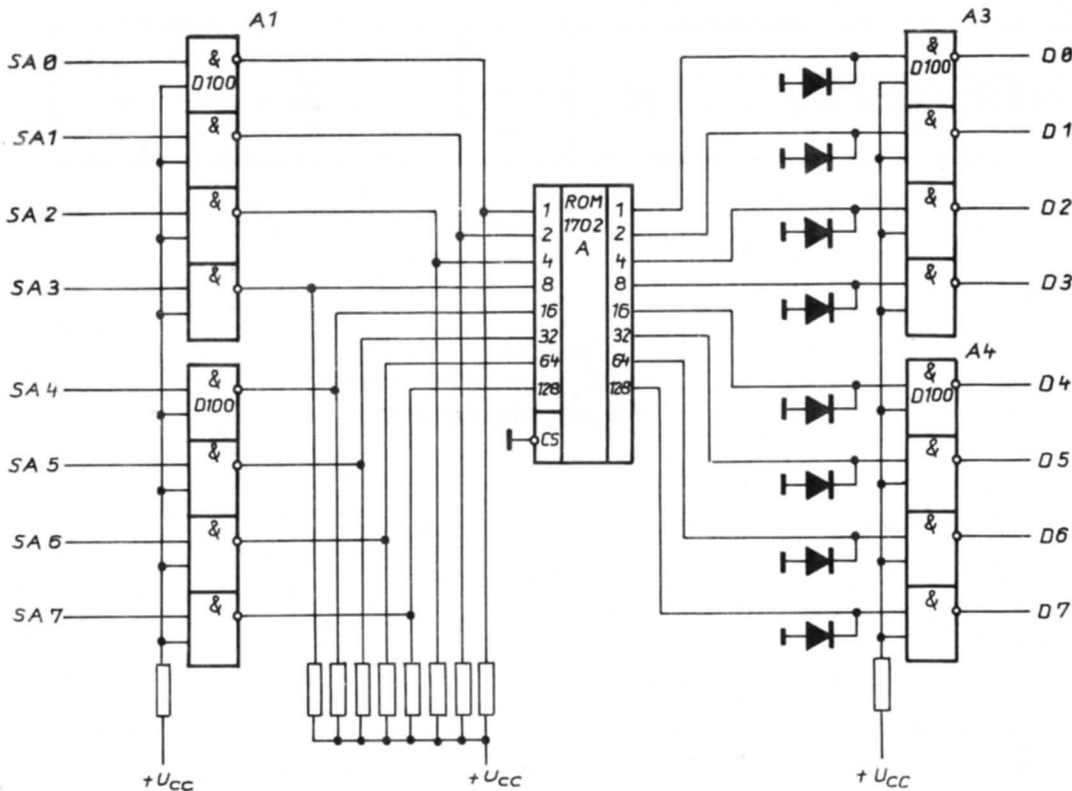


Abb. 2 Ansteuerung MOS-TTL

Die Abb. 2 zeigt die prinzipielle Ansteuerung eines TTL-Einganges durch einen MOS-Ausgang. Wegen der bereits erwähnten TTL-Kompatibilität ist nur ein Schutz des TTL-Einganges vor negativen Eingangspegeln notwendig. Zu diesem Zweck wird die Klemmdiode D gegen das TTL-Bezugspotential geschaltet. Sie kann bei Verwendung von Schaltkreisen der Schottky-TTL-Serie entfallen.

Wirkungsweise:

Für die Anwendung des Festwertspeichers in kombinatorischen Systemen (z.B. Kodiereinrichtungen oder Bitmustergeneratoren) müssen lediglich die ein- und ausgangsseitigen Pegelanpaßstufen an den MOS-Schaltkreis angeschaltet werden (Abb. 3).



Alle D = SAY 17

Alle R = 820 Ω
0,125 W

Betriebs-
spannungen:

f 1702 A

$U_{CC} = + 5 V$

$U_{DD} = - 9 V$

Abb. 3

Die an den Adresseingängen SA0 ... SA7 anliegende Speicheradresse gelangt über die Eingangspegel-treiber A1 und A2 an die Adresseingänge des Speicherschaltkreises. Entsprechend dieser anliegenden Adresse wird die zugeordnete Speicherzellengruppe im Schaltkreis aktiviert. Die Speicherdaten werden durch die Ausgabetreiber A3 und A4 an die TTL-Norm angepaßt und stehen mit TTL-Lastfaktor 10 an den Ausgängen D0 ... D7 zur Verfügung. Die Inverterfunktion der Ein- und Ausgangstreiber müssen bei der Programmierung des Speicherbau-elementes berücksichtigt werden.

Zeitbedingungen:

Für einzelne Speicherschaltkreise ist eine Umsteuerung in den stromsparenden Ruhezustand nicht er-forderlich. Die zeitverzögerung (gemessen im TTL-Umschaltpunkt $U_T = 1,5 V$) ist somit nur von der Adressänderung abhängig.

Wie in Abb. 4 dargestellt ist, sind die neuen Ausgangsdaten erst nach $t_A \leq 1,15 \mu s$ gültig. Die Haltezeit beträgt max. $t_H \leq 200 ns$. Außerhalb des in Abb. 4 angegebenen Bereiches sind die Ausgangsdaten undefiniert.

Programmierung:

Bei Verwendung der E-PROM's 1702 A ist ein Programmieren mit eigenen Daten möglich. Zu diesem Zweck steht in der Abt. EVV ein Programmierar-beitsplatz (PAPL) zur Verfügung.

Hinweise für die Anwendung:

Bei einem labormäßigen Aufbau derartiger Schaltungen ist besonders auf die zulässigen Pegelgrenzen der MOS-Schaltkreise zu achten (U_{CC} , U_{DD}). Sie können besonders durch fehlende Betriebsspannungen in unzulässige Bereiche verändert werden.

Schutzrechtssituation:

Ungeprüft.

Abb. 4

